


**Intellectual Property Network**  
To Search & Research



[Home](#) | [Search](#) | [Order](#) | [Shopping Cart](#) | [Login](#) | [Site Map](#) | [Help](#)

**Patent Plaques**

Recognize the achievement

---

Country: JP Japan

Kind:

Inventor(s): KANEKO KAZU

Applicant(s): HEWLETT PACKARD CO <HP>  
[News, Profiles, Stocks and More about this company](#)

Issued/Filed Dates: March 28, 1997 / Sept. 8, 1995

Application Number: JP1995000256749

IPC Class: H01L 21/02; H01L 21/301

Abstract:

Other Abstract Info Foreign References:

DERABS G97-251146 DERG97-251146

(No patents reference this one)

---

**Alternative Searches**

[Patent Number](#)
[Boolean Text](#)
[Advanced Text](#)

**Browse**

[U.S. Class by title](#)
[U.S. Class by number](#)
[TDB IBM Technical Disclosure Bulletin](#)

## JP9082587A2: MANUFACTURE OF NON-SQUARE ELECTRONIC CHIP

[No Image](#) | [View INPADOC only](#)

---

**Problem to be solved:** To prevent the increase of chipping, cracking, or internal strains by cutting off electronic chips from a wafer having a hexagonal or trigonal substrate so that the side faces of the chips can be formed of the a-plane of the wafer.

**Solution:** On a wafer 30, a GaInN/AlGaIn blue light emitting diode (purple color and green color LED) is formed on each sapphire substrate through the conventional process. The LEDs are respectively formed in numerous triangular areas 34 demarcated by numbers cutting lines 31, 32, and 33 drawn along the a-plane of the substrates and numerous triangle pole-like LED chips 35 having triangular areas 34 are obtained by cutting the wafer 30 along the cutting lines. The diameter of the electronic chip, in addition, is adjusted to about 5mm or smaller. Therefore, the occurrence of chipping, cracking, or internal strains can be reduced when the chips are cut off.

COPYRIGHT: (C)1997, JPO

[Privacy](#) | [Legal](#) | [Gallery](#) | [IP Pages](#) | [Advertising](#) | [FAQ](#) | [Contact Us](#)

**Patent Plaques**

Recognize the achievement

Country

JP Japan

Kind

Inventor(s)

KANEKO KAZU

Applicant(s)

HEWLETT PACKARD CO &lt;HP&gt;

[News, Profiles, Stocks and More about this company](#)

Issued/Filed

March 28, 1997 / Sept. 8, 1995

Dates

Application

JP1995000256749

Number

IPC Class

H01L 21/02; H01L 21/301

Abstract

**Problem to be solved:** To prevent the increase of chipping, cracking, or internal strains by cutting off electronic chips from a wafer having a hexagonal or trigonal substrate so that the side faces of the chips can be formed of the a-plane of the wafer.

**Solution:** On a wafer 30, a GaInN/AlGaIn blue light emitting diode (purple color and green color LED) is formed on each sapphire substrate through the conventional process. The LEDs are respectively formed in numerous triangular areas 34 demarcated by numbers cutting lines 31, 32, and 33 drawn along the a-plane of the substrates and numerous triangle pole-like LED chips 35 having triangular areas 34 are obtained by cutting the wafer 30 along the cutting lines. The diameter of the electronic chip, in addition, is adjusted to about 5mm or smaller. Therefore, the occurrence of chipping, cracking, or internal strains can be reduced when the chips are cut off.

COPYRIGHT: (C)1997, JPO

Other Abstract

DERABS G97-251146 DERG97-251146

Info

Foreign

References

(No patents reference this one)

 Powered by DB2  
 and NetData

 Nominate this  
 invention  
 for the Gallery...
**Alternative Searches**

[Patent Number](#)

[Boolean Text](#)

[Advanced Text](#)
**Browse**

[U.S. Class  
by title](#)

[U.S. Class  
by number](#)

[TDB  
IBM Technical  
Disclosure Bulletin](#)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-82587

(43) 公開日 平成9年(1997)3月28日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	21/02		H 0 1 L	B
	21/301		21/78	R

審査請求 未請求 請求項の数 4 F D (全 5 頁)

(21) 出願番号 特願平7-256749

(22) 出願日 平成7年(1995)9月8日

(71) 出願人 590000400

ヒューレット・パッカード・カンパニー  
アメリカ合衆国カリフォルニア州パロアル  
ト ハノーバー・ストリート 3000

(72) 発明者 金子 和

神奈川県川崎市高津区坂戸3丁目2番2号  
ヒューレット・パッカードラボラトリー  
ズジャパンインク内

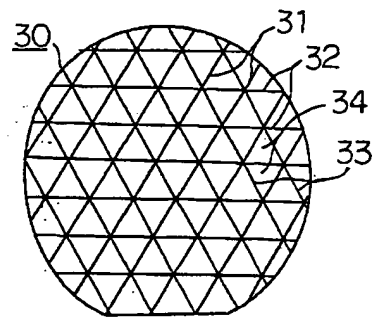
(74) 代理人 弁理士 上野 英夫

(54) 【発明の名称】 非方形電子チップの製造方法

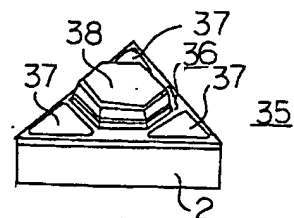
(57) 【要約】

【課題】六方晶あるいは三方晶基板に電子装置を集積したウェーハから高品質の電子チップを切り出す。

【解決手段】六方晶あるいは三方晶基板のa面に沿って非方形の電子チップを切り出す。



(A)



(B)

## 【特許請求の範囲】

【請求項1】 六方晶あるいは三方晶結晶基板上に一つあるいは複数の電子装置を集積してなるウェーハを用意し、該ウェーハを前記結晶基板のa面に沿って切断することにより少なくとも一つの前記電子装置と該電子装置を搭載する前記結晶基板とからなる電子チップを得ることを含む非方形電子チップの製造方法。

【請求項2】 前記電子チップの直径が約5mm以下であることを特徴とする請求項1に記載の非方形電子チップの製造方法。

【請求項3】 前記電子チップの外形が3角形か6角形か変形かのいずれかである請求項1に記載の非方形電子チップの製造方法。

【請求項4】 前記電子チップが紫色緑色発光のIII-N系発光ダイオードである請求項3に記載の非方形六方晶電子チップの製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、六方晶電子チップあるいは三方晶電子チップの製造方法に関し、詳しくは電子装置を集積したウェーハの切断、分離あるいはベレタイズの方法および該方法を用いて切り出した非方形電子チップと非方形電子チップを使った電子部品に関する。なお、本発明は六方晶電子チップあるいは三方晶電子チップの双方に適用できる。以下において、説明の便宜上一方についてのみ説明をした場合でも、特にことわらない限りその説明は六方晶電子チップと三方晶電子チップの双方に適用しうるものである。

## 【0002】

【技術背景】図1に示すように、多くの半導体装置、電気光学装置あるいは微小光学装置等（以下総称して電子装置1という）はウェーハ工程において適切な基板2上にその多数が一括形成される。つぎに、これら電子装置1は処理済みのウェーハ3を適切な方法で切断することにより、分離された電子チップ10としてとりだされて組み立て工程に移され部品として完成する。この切断、分離工程あるいはベレタイズ工程（以下切り出し工程）には図1のCに示すダイシングの外にスクライピングやハキ開、裂開などが含まれる。この場合、ウェーハ3はキャリア4に取り付けられた粘着テープ5に張りつけられて固定されたのち、ブレード6によって切断される。

【0003】この分離工程では、切断面が一様で在ることが望ましい。不測の欠けや亀裂が生じると半導体装置の歩留まりの低下や動作不良などの信頼性の低下が結果する。このような望ましくない結果を避けるためウェーハ上で半導体装置の周辺に余裕を多くとれば、ウェーハ当たりの半導体装置の数が減少し、それを用いた部品の価格は高騰する。

【0004】従来、切り出された電子チップは方形、即

ち矩形や長方形の外形を有していた。ところが、近年種々の基板が種々の電子素装置の集積に用いられてきた。たとえば、日本国特許願平成7年第23452号の明細書に記載のInGa<sub>N</sub>, Ga<sub>N</sub>, AlGa<sub>N</sub>, BGa<sub>N</sub>, BAlN, BGaIn<sub>N</sub>等のIII-N系半導体で構成したレーザやLED（発光ダイオード）をSiC（シリコンカーバイド）基板やAl<sub>2</sub>O<sub>3</sub>（サファイア）基板ZnS基板等を集積することが考えられてきた。

【0005】これらの基板は図2のCに結晶構造を示す六方晶系や図2のA,Bに示すサファイア等の三方晶系の結晶である。そして上記レーザ、LED等の電子装置はこれらの基板のc面上に集積される。そのため、矩形や長方形の電子チップを切り出そうとすると、電子チップの側面のうち一方の対をなす2側面は基板のa面に沿ったもの（即ち、a面に平行な面）にできるがもう一方の対をなす2側面はa面に沿ったものとはならずa面と交差する。そのため、a面と交差する側面は一様でなく、上記の不測の欠けや亀裂が生じやすい。その範囲は典型的には数10から数100μmである。

## 【0006】

【発明の概要】本発明では、六方晶系あるいは三方晶系基板を備えたウェーハから切り出された電子チップの側面を、a面に沿ったものとするにより、上記電子チップの切り出しに伴う欠けや亀裂、内部歪みの増大を低減する。すべての側面をa面に沿ったものとするので、チップの外形は方形とはならない、即ち非方形である。

## 【0007】

【発明の実施例】図3においてウェーハ30はサファイア基板上にGaInN/AlGa<sub>N</sub>青色LED（紫色緑色発光）を従来のプロセスで作成したものである。各LEDは、基板のa面に沿う多数の切り出し線31、32、33によって区画された多数の三角形領域34のそれぞれに形成された（図3のA）。ウェーハ30をそれら切り出し線に沿って切断し三角形領域34を備えた三角柱状のLEDチップ35（拡大して表示してある）が多数得られる（図3のB）。三角形領域34には六角柱を成すLED素子36が形成され、チップの頂点近傍のn型領域には電極37が設けられている。素子領域36の頂上のp型領域にも電極38が設けられ、電極領域37、38からLEDに駆動電流を供給する。基板方向に発光した光が放射される。六角柱を成すLED素子36の外形もa面に沿ったものとできる。

【0008】図4においてウェーハ40はウェーハ30と同様にサファイア基板上にGaInN/AlGa<sub>N</sub>青色LED（紫色緑色発光）を従来のプロセスで作成したものである。各LEDは、基板のa面に沿う多数の切り出し線41、42、43によって区画された多数の六角形領域44のそれぞれに形成された。ウェーハ40をそれら切り出し線に沿って切断し六角形領域44を備えた六角柱状のLEDチップ45が多数得られる。

【0009】図5においてウェーハ50はサファイア基

板上にGaInN/AlInNストライプ型レーザを従来のプロセスで作成したものである（前掲日本国特許願平成7年第23452号の明細書参照）。各レーザは、基板のa面に沿う多数の切り出し線51とa面に沿う多数のへき開線52によって区画された多数の菱形領域54のそれぞれに形成される。一つの菱形領域54内でレーザの共振器を構成する部分53は、相対するへき開線52を橋絡するように設けられ、それらへき開線に垂直に交わりつつ隣接する菱形領域54へ少しはみ出している。

【0010】切り出し工程ではまずへき開線52に沿ってウェーハ50をへき開し、多数の細長い短冊55を切り出す。ついで切り出し線51に沿って短冊55を切断しレーザチップ56を得る。へき開で得られたチップの側面はレーザ共振器の鏡面となり、レーザ光を出力する。切り出す工程の順を逆にしてへき開線52に沿ったへき開を後にすることもできるが、上記の順がより好ましい。

【0011】以上の説明は、説明の便宜上物理的寸法や領域の数が実際とは異なるが、当業者が本発明を理解するための障害とはならないと考えられる。また、本発明はLEDやレーザへの使用に限定されず、結晶基板に集積されるその他の電気素子、微小光学素子、微小機械素子等にも有効に使用できる。

【0012】

【発明の効果】本発明の実施によりチップの切り出しに伴う欠けや亀裂、内部歪みが低減され、電子部品等の性

能と信頼性が向上する。また、切り出しのための余裕を少なくできるので、ウェーハ当たりのチップ数を多くできるので、電子部品等のコストの低減がなされる。特に、直径5mm以下のチップを切り出す場合には効果が顕著である。

【図面の簡単な説明】

【図1】従来技術によるウェーハの平面図(A)と正面図(B)とを含むウェーハ切り出し工程を説明するための図である。

【図2】六方晶系(C)やサファイア等の三方晶系(A、B)の結晶構造を示す説明図である。

【図3】三角柱LEDチップを切り出す本発明の第一の実施例を説明するための図である。

【図4】六角柱LEDチップを切り出す本発明の第二の実施例を説明するための図である。

【図5】菱形柱レーザチップを切り出す本発明の第三の実施例を説明するための図である。

【符号の説明】

30、40、50 ウェーハ

31、32、33、41、42、43、51 切り出し線

37、38 電極

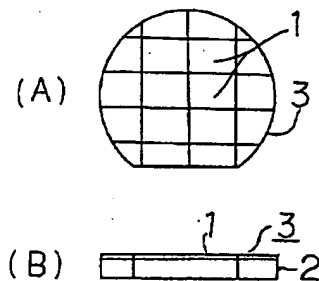
52 へき開線

35、45 LEDチップ

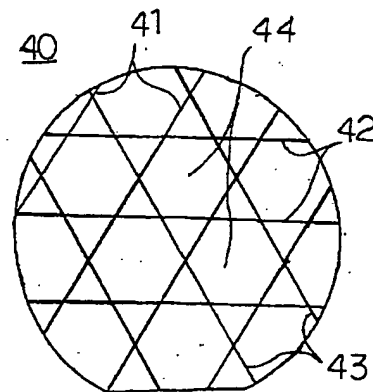
55 短冊

56 レーザチップ

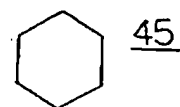
【図1】



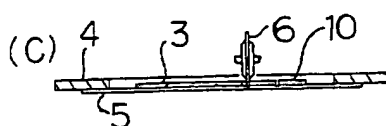
【図4】



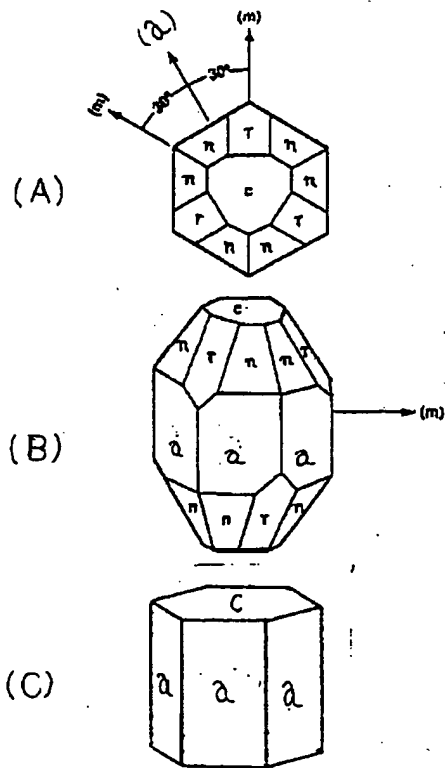
(A)



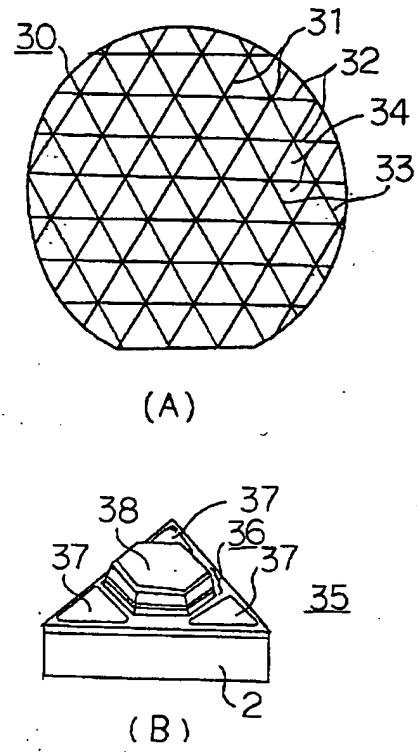
(B)



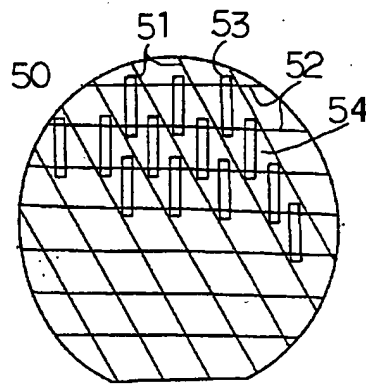
【図2】



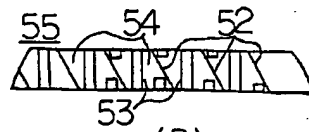
【図3】



【図5】



(A)



(B)



(C)